

## שליטה על סימולציה בעזרת CPU במערכות SOC

על מנת לפשט את תהליך אימות התכנון (VERIFICATION), יתכן שאפשר לנצל את העובדה שמעבד CPU (משולב בתכנון. ראשית את המעבד יש לבדוק בכל מקרה. בעוד שלשפות התכנות יש יכולות חזקות כדי לצמצם את זמן פיתוח הקוד, לפעמים קל יותר לבצע את הבדיקות בעזרת המעבד הפנימי.

לדוגמה קליטת נתונים תשאיר בדרך כלל חתימה בזיכרון. לאחר סיום קליטת הנתונים, המעבד יכול לבדוק את תקינותם בקלות. את שידור הנתונים ניתן לעבד ואם הוא תקין לאפשר למעבד לקרוא סיבית מתוך קלט פלט כללי (GENERAL PURPOSE I/O).

למעבדים שמשתמשים בתקן AMBA כמו למשל ARM או LEON, אני כתבתי תכנת משגוח (AHB MONITOR). התכנה רושמת את כל הפעילות לקובץ הסימולציה. בנוסף כאשר היא מגלה כתיבה לכתובת מסוימת היא עוצרת את הסימולציה. אם הבדיקה עברה ללא שגיאות, נכתוב ערך אפס. אם לא קוד השגיאה יכתב) ערך גדול מאפס).

פרטים, דוגמאות וקוד חופשי אצלי באתר.